(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[7]
H05B 33/08

(11) 공개번호 10-2005-0110940
(43) 공개일자 2005년11월24일

(21) 출원번호 10-2004-0035915
(22) 출원일자 2004년05월20일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 곽원규
경기도성남시분당구구미동88번지까치주공아파트207동903호

(74) 대리인 유미특허법인

심사청구 : 있음

(54) 발명의 명칭 **발광 표시 장치**

요약

본 발명은, 효율적인 화소영역의 배치구조를 갖는 발광 표시 장치를 제공하는 것이다.

본 발명에 따른 화소 회로는, 제어전극이 주사선에 전기적으로 연결되고, 선택신호에 응답하여 턴온되어 데이터신호를 전달하는 스위칭 트랜지스터와, 일전극이 전원전극선에 전기적으로 연결되고 데이터 신호에 대응하는 전압을 충전하는 저장커패시터와, 저장커패시터에 충전된 전압에 대응하는 전류를 출력하는 구동 트랜지스터 및 구동 트랜지스터의 문턱전압에 대응하는 전압을 충전하는 문턱전압 커패시터를 포함한다. 여기서 구동 트랜지스터는 커패시터들 사이 영역에 배치되며, 구동 트랜지스터를 형성하는 반도체층은 제2 방향으로 연장되어 형성된다. 또한, 커패시터들은 제1 방향보다 제2 방향으로 더 길게 연장될 수 있다.

대표도

도4

색인어

유기전계 발광, 유기EL, OLED, 화소회로, 주사선, 커패시터

명세서

도면의 간단한 설명

[0001] 도 1은 종래의 발광 표시 패널의 화소 회로를 나타내는 도면이다.

도 2는 본 발명의 실시예에 따른 유기EL 표시 장치의 구성을 개략적으로 보여주는 평면도이다.

도 3은 본 발명의 실시예에 따른 하나의 화소회로의 등가회로도이다.

도 4는 본 발명의 실시예에 따른 화소 회로의 배치구조를 보여주는 배치평면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

[0002] 본 발명은, 발광 표시 장치에 관한 것으로, 특히 유기 물질의 전계 발광(이하, "유기EL"이라 함)을 이용한 유기EL 표시장치에 관한 것이다.

[0003] 일반적으로 유기EL 표시장치는, 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, 행

렬 형태로 배열된 N×M 개의 유기 발광소자들을 구동하여 영상을 표현한다.

[0004] 이러한 유기 발광소자는 다이오드 특성이 있기 때문에 유기 발광 다이오드(Organic Light Emitting Diode)로도 불리며, 애노드(ITO), 유기 박막, 캐소드 전극층(금속)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다. 이러한 유기 발광소자들이 N×M 개의 매트릭스 형태로 배열되어 유기EL 표시패널을 형성한다.

[0005] 이와 같은 유기EL 표시패널을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, 이하 TFT라고 명명함)를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 데이터선과 주사선에 각각 연결되는 다수의 박막 트랜지스터를 주사 선택신호에 따라 순차적으로 턴온시킴으로써 유기EL 소자를 구동하는 방식이다.

[0006] 이하에서, 일반적인 능동 구동 유기EL 표시장치의 화소회로에 대하여 설명한다.

[0007] 도 1은 화소 회로로서 N×M개의 화소 중 하나, 즉 첫 번째 행과 첫 번째 열에 위치하는 화소를 등가적으로 도시한 것이다.

[0008] 도 1에 나타낸 바와 같이, 하나의 화소(10)는 세 개의 부화소(10r, 10g, 10b)로 형성되어 있으며, 부화소(10r, 10g, 10b)에는 각각 적색(R), 녹색(G) 및 청색(B)의 빛을 발광하는 유기EL 소자(OLEDr, OLEDg, OLEDb)가 형성되어 있다. 그리고 부화소가 스트라이프 형태로 배열된 구조에서는, 부화소(10r, 10g, 10b)는 각각 별개의 데이터선(D1r, D1g, D1b)과 공통의 주사선(S1)에 연결되어 있다.

[0009] 적색의 부화소(10r)는 유기EL 소자(OLEDr)를 구동하기 위한 2개의 트랜지스터(M1r, M2r)와 커패시터(C1r)를 포함한다. 마찬가지로 녹색의 부화소(10g)는 2개의 트랜지스터(M1g, M2g)와 커패시터(C1g)를 포함하며, 청색의 부화소(10b)도 2개의 트랜지스터(M1b, M2b)와 커패시터(C1b)를 포함한다. 이들 부화소(10r, 10g, 10b)의 동작은 모두 동일하므로, 아래에서는 하나의 부화소(10r)를 예로 들어 설명한다.

[0010] 전원 전압(VDD)과 유기EL 소자(OLEDr)의 애노드 사이에 구동 트랜지스터(M1r)가 연결되어 발광을 위한 전류를 유기EL 소자(OLEDr)에 전달하며, 유기EL 소자(OELDr)의 캐소드는 전원 전압(VDD)보다 낮은 전압(VSS)에 연결되어 있다. 구동 트랜지스터(M1r)의 전류량은 스위칭 트랜지스터(M2r)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이때, 커패시터(C1r)가 트랜지스터(M1r)의 소스와 게이트 사이에 연결되어 인가된 전압을 일정 기간 유지한다. 트랜지스터(M2r)의 게이트에는 온/오프 형태의 선택 신호를 전달하는 주사선(S1)이 연결되어 있으며, 소스 측에는 적색 부화소(10r)에 해당하는 데이터 전압을 전달하는 데이터선(D1r)이 연결되어 있다.

[0011] 동작을 살펴보면, 스위칭 트랜지스터(M2r)가 게이트에 인가되는 선택 신호에 응답하여 턴온되면, 데이터선(D1r)으로부터의 데이터 전압(V_{DATA})이 트랜지스터(M1r)의 게이트에 인가된다. 그러면 커패시터(C1r)에 의해 게이트와 소스 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(M1r)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기EL 소자(OLEDr)가 발광한다. 이때, 유기EL 소자(OLEDr)에 흐르는 전류(I_{OLED})는 수학식 1과 같다.

[0012] *수학식 1*

$$I_{OLED} = \frac{\beta}{2}(V_{GS} - V_{TH})^2 = \frac{\beta}{2}(V_{DD} - V_{DATA} - |V_{TH}|)^2$$

[0013] 여기서, V_{TH}는 트랜지스터(M2r)의 문턱 전압, β는 상수 값을 나타낸다.

[0014] 수학식 1에 나타낸 바와 같이, 도 1에 도시한 화소 회로에서는 데이터 전압에 대응하는 전류가 유기EL 소자(OLEDr)에 공급되고, 공급된 전류에 대응하는 휘도로 유기EL 소자(OLEDr)가 발광하게 된다. 이때, 인가되는 데이터 전압은 소정의 명암 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

[0015] 이와 같이 유기EL 표시 장치는 하나의 화소(10)가 세 개의 부화소(10r, 10g, 10b)로 이루어지고, 부화소별로 유기EL 소자를 구동하기 위한 구동 트랜지스터, 스위칭 트랜지스터 및 커패시터가 형성된다. 또한, 부화소별로 데이터 신호를 전달하기 위한 데이터선 및 전원 전압(VDD)을 전달하기 위한 전원선이 형성된다.

[0016] 따라서 한 화소에서 형성되는 트랜지스터, 커패시터 및 전압 또는 신호를 전달하기 위한 배선들이 많이 필요하게 되어, 화소 내부에 이들 모두를 배치하는데 어려움이 있고, 또한 화소에서 발광하는 영역에 해당하는 개구율이 감소될 수 있다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0017] 본 발명이 이루고자 하는 기술적 과제는, 효율적인 화소영역의 배치구조를 갖는 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

[0018] 상기 기술적 과제를 달성하기 위하여, 본 발명의 하나의 특징에 따른 발광 표시 장치는, 제1 방향으로 뻗어 있으며 선택 신호를 각각 전달하는 주사선, 상기 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으

며 데이터 신호를 전달하는 데이터선 및 상기 주사선과 데이터선에 각각 연결되는 화소 회로를 포함하는 발광 표시장치로서,

[0019] 상기 화소 회로는, 제어전극이 상기 주사선에 전기적으로 연결되고, 상기 선택신호에 응답하여 턴온되어 상기 데이터신호를 전달하는 제1 트랜지스터; 일전극이 상기 전원전극선에 전기적으로 연결되고 상기 데이터 신호에 대응하는 전압을 충전하는 제1 커패시터; 상기 커패시터에 충전된 전압에 대응하는 전류를 출력하는 제2 트랜지스터; 및 상기 제2 트랜지스터의 문턱전압에 대응하는 전압을 충전하는 제2 커패시터를 포함하고,

[0020] 상기 제2 트랜지스터는 상기 제1 및 제2 커패시터 사이 영역에 배치되며, 상기 제2 트랜지스터를 형성하는 반도체층은 상기 제2 방향으로 연장되어 형성된다.

[0021] 여기서, 상기 제1 및 제2 커패시터는 상기 제1 방향보다 제2 방향으로 더 길게 연장될 수 있다.

[0022] 본 발명의 다른 특징에 따른 발광 표시 장치는,

[0023] 제1 방향으로 뻗어 있으며 제1 및 제2 선택 신호를 각각 전달하는 제1 및 제2 주사선; 상기 제1 및 제2 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으며 제1 및 제2 데이터 신호를 전달하는 제1 및 제2 데이터선; 상기 제1 및 제2 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으며 상기 제1 및 제2 데이터선 사이에 배치되는 전원전극선; 및 상기 제1 및 제2 주사선과 제1 및 제2 데이터선에 의해 구분되는 화소 영역에 배치되는 화소 회로를 포함하는

[0024] 상기 화소 회로는, 제어전극이 상기 제1 주사선에 전기적으로 연결되고, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 데이터신호를 전달하는 제1 트랜지스터; 일전극이 상기 전원전극선에 전기적으로 연결되고 상기 제1 데이터 신호에 대응하는 전압을 충전하는 제1 커패시터; 상기 제1 커패시터에 충전된 전압에 대응하는 전류를 출력하는 제2 트랜지스터; 상기 제2 트랜지스터의 제어전극과 상기 제1 커패시터 사이에 전기적으로 연결되어 상기 제2 트랜지스터의 문턱전압에 대응되는 전압을 충전하는 제2 커패시터; 제어전극이 상기 제2 주사선에 전기적으로 연결되고, 상기 제2 선택신호에 응답하여 턴온되어 상기 제2 트랜지스터를 다이오드 연결하는 제3 트랜지스터; 제어전극이 상기 제2 주사선에 전기적으로 연결되고, 상기 제2 선택신호에 응답하여 턴온되어 상기 제1 커패시터와 병렬 연결되는 제4 트랜지스터; 상기 제1 트랜지스터로부터 출력된 전류에 대응하는 빛을 방출하는 복수의 발광소자들; 및 상기 제2 트랜지스터와 상기 발광소자들 각각을 전기적으로 연결하는 복수의 제5 트랜지스터들을 포함하고,

[0025] 상기 화소 회로가 배치되는 화소 영역에서, 상기 제1, 제2, 제3, 제4 및 제5 트랜지스터를 각각 형성하는 제1, 제2, 제3, 제4 및 제5 반도체층영역은 상기 제1 방향으로 뻗은 길이보다 상기 제2 방향으로 연장된 길이가 더 길고, 상기 제2 반도체층영역에 포함된 채널영역은 제1, 제3, 제4 및 제5 반도체층영역에 포함된 채널영역보다 길다.

[0026] 상기 제1 및 제2 커패시터의 일전극은 다결정 규소층으로 형성되고, 상기 제1 및 제2 커패시터를 형성하는 다결정 규소층은 상기 제1 방향으로 뻗은 길이보다 상기 제2 방향으로 뻗은 길이가 더 길 수 있다.

[0027] 상기 제2 반도체층영역에 포함된 채널영역은 상기 제1 및 제2 커패시터의 사이 영역에 배치될 수 있다.

[0028] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0029] 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다. 또한 층, 막, 영역, 판 등의 부분이 다른 부분 위에 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0030] 한편, 주사선에 관한 용어를 정의하면, 현재 선택 신호를 전달하려고 하는 주사선을 "현재 주사선"이라 하고, 현재 선택 신호가 전달되기 전에 선택 신호를 전달한 주사선을 "직전 주사선"이라고 한다. 또한, 현재 주사선의 선택신호에 기초하여 발광하는 화소을 "현재 화소"이라 하고, 직전 주사선의 선택신호에 기초하여 발광하는 화소를 "직전 화소", 다음 주사선의 선택신호에 기초하여 발광하는 화소를 "다음 화소"이라고 한다.

[0031] 도 2는 본 발명의 실시예에 따른 유기EL 표시 장치의 구성을 개략적으로 보여주는 도면이다.

[0032] 도 2에 나타낸 바와 같이, 본 발명의 실시예에 따른 유기EL 표시 장치는 표시 패널(100), 주사구동부(200), 발광제어부(300) 및 데이터 구동부(400)를 포함한다. 표시 패널(100)은 행 방향으로 뻗어 있는 복수의 주사선(S0, S1, …, Sk, …, Sn), 발광제어선(E1, …, Ek, …, En), 열 방향으로 뻗어 있는 복수의 데이터선(D1, …, Dk, …, Dm) 및 복수의 전원선(VDD) 및 복수의 화소(110)를 포함한다. 화소(110)는 이웃하는 임의의 두 주사선(Sk-1, Sk)과 이웃하는 임의의 두 데이터선(Dk-1, Dk)에 의해 형성되는 화소 영역에 형성되고, 각 화소(110)는 현재 주사선(Sk), 직전 주사선(Sk-1), 발광제어선(Ek) 및 데이터선(Dk)으로부터 전달되는 신호에 의해 구동된다. 또한 도 2에 도시하지는 않았지만 발광제어선(E1~En)은 각각 2개의 발광제어선(E11~En1, E12~En2)으로 이루어진다.

[0033] 주사구동부(200)는 해당 라인의 화소에 데이터 신호가 인가될 수 있도록 해당 라인을 선택하기 위한 선택신호를 순차적으로 주사선(S0~Sn)으로 전달하고, 발광제어부(300)는 유기EL 소자(OLED1, OLED2)의 발광을 제어하기 위한 발광제어 신호를 순차적으로 발광제어선(E1~En)으로 전달한다. 그리고 데이터 구동부(400)는 선택 신호가 순차적으로 인가될 때마다 선택 신호가 인가된 라인의 화소에 대응하는 데이터 신호를 데이터선(D1~Dm)에 인가한다.

[0034] 그리고 주사구동부 및 발광제어부(200, 300)와 데이터 구동부(400)는 각각 표시 패널(400)이 형성된 기판에 전기적으로 연결된다. 이와는 달리, 주사구동부(200), 발광제어부(300) 및/또는 데이터 구동부(400)를

표시 패널(100)의 유리 기판 위에 직접 장착할 수도 있으며, 표시 패널(100)의 기판에 주사선, 데이터선 및 트랜지스터와 동일한 층들로 형성되어 있는 구동 회로로 대체될 수도 있다. 또는 주사구동부(200), 발광제어부(300) 및/또는 데이터 구동부(400)를 표시 패널(100)의 기판에 접착되어 전기적으로 연결된 TCP(tape carrier package), FPC(flexible printed circuit) 또는 TAB(tape automatic bonding)에 칩 등의 형태로 장착할 수도 있다.

[0035] 이때, 본 발명의 실시예에서는 한 필드가 세 개의 서브필드로 분할되어 구동되며, 세 개의 서브필드에서는 각각 적색, 녹색 및 청색의 데이터가 기입되어 발광이 이루어진다. 이를 위해, 주사구동부(200)는 서브필드마다 선택 신호를 순차적으로 주사선(S0~Sn)으로 전달하고, 발광제어부(300)도 각 색상의 유기EL 소자가 하나의 서브필드에서 발광이 이루어지도록 발광제어 신호를 발광제어선(E1~En)에 인가한다. 그리고 데이터 구동부(400)는 세 개의 서브필드에서 각각 적색, 녹색 및 청색의 유기EL 소자에 각각 대응하는 데이터 신호를 데이터선(D1~Dm)에 인가한다.

[0036] 다음으로, 도 3을 참조하여 본 발명의 실시예에 따른 유기EL 표시장치의 구체적인 동작에 대하여 상세하게 설명한다.

[0037] 도 3은 도 2의 유기EL 표시장치에서 하나의 화소(110)의 등가회로도이다. 도 3에서는 편의상 임의의 k번째 행의 주사선(Sk)과 k번째 열의 데이터선(Dk)에 연결되는 화소(Pk)를 예로써 도시하였으며, 모든 트랜지스터는 p채널 트랜지스터로 도시하였다.

[0038] 도 3에 나타낸 바와 같이, 본 발명의 실시예에 따른 화소 회로는 구동 트랜지스터(M1), 다이오드 트랜지스터(M3), 커패시터 트랜지스터(M4), 스위칭 트랜지스터(M2), 2개의 유기EL 소자(OLED1, OLED2) 및 유기EL 소자(OLED1, OLED2)의 발광을 각각 제어하는 발광제어 트랜지스터(M21, M22)를 포함하고 2개의 커패시터(Cst, Cvth)를 포함한다. 그리고 하나의 발광제어선(Ek)은 2개의 발광제어선(Ek1, Ek2)으로 이루어진다. 이러한 발광제어 트랜지스터(M21, M22)는 발광제어선(Ek1, Ek2)에 의해 전달되는 발광제어 신호에 응답하여 구동 트랜지스터(M1)로부터의 전류를 유기EL 소자(OLED1, OLED2)에 선택적으로 전달한다.

[0039] 구체적으로, 트랜지스터(M5)는 게이트가 현재 주사선(Sk)에 연결되고 소스가 데이터선(Dk)에 연결되어, 주사선(Sk)으로부터의 선택 신호에 응답하여 데이터선(Dk)으로부터 인가된 데이터 전압을 커패시터(Cvth)의 노드(B)로 전달한다. 트랜지스터(M4)는 직전 주사선(Sk-1)으로부터의 선택 신호에 응답하여 커패시터(Cvth)의 노드(B)를 전원(VDD)에 직접 연결한다. 트랜지스터(M3)는 직전 주사선(Sk-1)으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다. 구동 트랜지스터(M1)는 유기EL 소자(OLED)를 구동하기 위한 구동 트랜지스터로서, 게이트이 커패시터(Cvth)의 노드(A)가 접속되고, 소스가 전원(VDD)에 접속되고, 게이트에 인가되는 전압에 의하여 유기EL 소자(OLED)에 인가될 전류를 제어한다.

[0040] 또한, 커패시터(Cst)는 일전극이 전원(VDD)에 접속되고 타전극이 트랜지스터(M4)의 드레인전극(노드 B)에 접속되며, 커패시터(Cvth)는 일전극이 커패시터(Cst)의 타전극에 연결되어 2개의 커패시터가 직렬연결되고 타전극이 구동트랜지스터(M1)의 게이트(노드 A)에 연결된다.

[0041] 그리고 구동 트랜지스터(M1)의 드레인에는 발광제어 트랜지스터(M21, M22)의 소스가 각각 연결되며, 발광제어 트랜지스터(M21, M22)의 게이트에는 각각 발광제어선(Ek1, Ek2)이 연결된다. 발광제어 트랜지스터(M21, M22)의 드레인에는 각각 유기EL 소자(OLED1, OLED2)의 애노드가 연결되며, 유기EL 소자(OLED1, OLED2)의 캐소드에는 전원전압(VDD)보다 낮은 전원전압(VSS)이 인가된다. 이러한 전원 전압(VSS)으로는 음의 전압 또는 접지 전압이 사용될 수 있다.

[0042] 직전 주사선(Sk-1)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M3) 및 트랜지스터(M4)가 턴온된다. 트랜지스터(M3)가 턴온되어 트랜지스터(M1)는 다이오드 연결 상태가 된다. 따라서, 트랜지스터(M1)의 게이트와 소스 사이의 전압차가 트랜지스터(M1)의 문턱전압(Vth)이 될 때까지 변하게 된다. 이때 트랜지스터(M1)의 소스가 전원(VDD)에 연결되어 있으므로, 트랜지스터(M1)의 게이트 즉, 커패시터(Cvth)의 노드(A)에 인가되는 전압은 전원전압(VDD)과 문턱전압(Vth)의 합이 된다. 또한, 트랜지스터(M4)가 턴온되어 커패시터(Cvth)의 노드(B)에는 전원(VDD)이 인가되어, 커패시터(Cvth)에 충전되는 전압(V_{Cvth})은 수학식 2와 같다.

[0043] *수학식 2*

$$V_{Cvth} = V_{CvthA} - V_{CvthB} = (VDD + Vth) - VDD = Vth$$

[0044] 여기서, V_{Cvth}는 커패시터(Cvth)에 충전되는 전압을 의미하고, V_{CvthA}는 커패시터(Cvth)의 노드(A)에 인가되는 전압, V_{CvthB}는 커패시터(Cvth)의 노드(B)에 인가되는 전압을 의미한다.

[0045] 현재 주사선(Sn)에 로우 레벨의 주사 전압이 인가되면, 트랜지스터(M5)가 턴온되어 데이터 전압(Vdata)이 노드(B)에 인가된다. 또한, 커패시터(Cvth)에는 트랜지스터(M1)의 문턱 전압(Vth)에 해당되는 전압이 충전되어 있으므로, 트랜지스터(M1)의 게이트에는 데이터 전압(Vdata)과 트랜지스터(M1)의 문턱 전압(Vth)의 합에 대응되는 전압이 인가된다. 즉, 트랜지스터(M1)의 게이트-소스간 전압(Vgs)은 다음의 수학식 3와 같다. 이 때, 발광제어선(Ek)은 로우레벨의 신호가 인가되어 트랜지스터(M2)는 차단된다.

[0046] *수학식 3*

$$Vgs = (Vdata + Vth) - VDD$$

[0047] 그 다음, 발광제어선(Ek)의 하이레벨에 응답하여 트랜지스터(M2)가 온되어 트랜지스터(M1)의 게이트-소스

전압(V_{GS})에 대응하는 전류(I_{OLED})가 유기EL 소자(OLED)에 공급되어, 유기EL 소자(OLED)는 발광하게 된다. 전류(I_{OLED})는 수학식 4와 같다.

[0048] *수학식 4*

$$I_{OLED} = \frac{\beta}{2}(Vgs - Vth)^2 = \frac{\beta}{2}((Vdata + Vth - VDD) - Vth)^2 = \frac{\beta}{2}(VDD - Vdata)^2$$

[0049] 여기서, I_{OLED}는 유기EL 소자(OLED)에 흐르는 전류, Vgs는 트랜지스터(M1)의 소스와 게이트 사이의 전압, Vth는 트랜지스터(M1)의 문턱 전압, Vdata는 데이터 전압, β는 상수 값을 나타낸다.

[0050] 데이터 전압(Vdata)이 적색 데이터 신호이고 유기EL 소자(OLED1)가 적색인 경우, 발광제어 트랜지스터(M21)가 발광제어선(Ek1)으로부터의 로우 레벨의 발광제어 신호에 응답하여 턴온되면, 이 전류(I_{OLED})가 적색의 유기EL 소자(OLED1)에 전달되어 발광이 이루어진다.

[0051] 마찬가지로, 데이터 전압(Vdata)이 녹색 데이터 신호이고 유기EL 소자(OLED2)가 녹색인 경우, 발광제어 트랜지스터(M22)가 발광제어선(Ek2)으로부터의 로우 레벨의 발광제어 신호에 응답하여 턴온되면, 전류(I_{OLED})가 녹색의 유기EL 소자(OLEDg)에 전달되어 발광이 이루어진다.

[0052] 그리고, 인접한 화소(Pk+1)는 또 다른 2개의 유기EL 소자, 예컨대 청색 및 적색 소자를 포함할 수 있다.

[0053] 다음으로, 도 4를 참조하여 본 발명의 실시예에 따른 유기EL 표시장치에서 하나의 화소회로가 배치되는 화소 영역의 배치구조에 대하여 보다 상세하게 설명한다. 이하의 설명에서, 현재 화소(Pk)의 구성요소에 대하여 도면부호를 부여하고 직전 화소(Pk-1)의 구성요소의 도면부호는 현재 화소(Pk)의 구성요소의 도면부호와 동일한 번호에 (')를 추가로 표시하여 현재 화소의 구성요소와 직전화소의 구성요소를 구분하였다.

[0054] 도 4는 도 3에서 도시된 화소회로가 배치되는 화소영역의 배치구조의 일 예를 보여주는 평면도이다.

[0055] 먼저, 도 4에서와 같이, 절연 기판(1) 위에 산화 규소 등으로 이루어진 차단층(미도시)이 형성되고, 차단층 위에 반도체층인 다결정 규소층들(poly silicon layer)(21, 22, 23, 24, 25, 26, 27, 28, 29)이 형성된다.

[0056] 다결정 규소층(21)은 도 4의 좌측 하단부에 대략 'U'자 모양으로 현재 화소(Pk)의 트랜지스터(M5)의 소스영역, 드레인영역 및 채널영역을 형성하는 반도체층이다. 다결정 규소층(21')은 도 4의 좌측 중앙부에 대략 'U'자 모양으로 현재 화소(Pk-1)의 트랜지스터(M5)의 소스영역, 드레인영역 및 채널영역을 형성하는 반도체층이다. 다결정 규소층(22)은 다결정 규소층(21')과 인접한 위치에 대략 'U'자 형상으로 현재 화소(Pk)의 트랜지스터(M3)의 소스영역, 드레인영역 및 채널영역을 형성하는 반도체층이다.

[0057] 다결정 규소층(23)은 열방향으로 길게 연장되게 형성되어 현재 화소(Pk)의 트랜지스터(M1)의 소스영역, 드레인영역 및 채널영역을 형성하고, 또한 트랜지스터(M21, M22)의 소스영역을 형성하는 반도체층이다. 다결정 규소층(24)은 다결정 규소층(23)으로부터 분지되 대략 'n' 형상을 이루고, 현재 화소(Pk)의 트랜지스터(M21, M22)의 드레인영역 및 채널영역을 형성한다.

[0058] 다결정 규소층(25)은 도 4의 우측 중앙부의 다결정 규소층(23)과 인접하여 대략 'U' 형상이고 트랜지스터(M4)의 소스, 드레인, 채널영역을 형성한다. 다결정 규소층(26)은 도 4의 왼쪽 상단부에 비교적 넓게 형성되어 커패시터(Cvth)의 일전극(노드 A)을 형성하고, 다결정 규소층(27)은 도 4의 우측 상단부에 다결정 규소층(26)과 인접하여 비교적 넓게 형성되어 커패시터(Cst)의 일전극을 형성한다.

[0059] 이와 같이 본 실시예에 따른 형성된 다결정 규소층들은 공통적으로 행방향보다는 열방향으로 길게 형성된다. 이렇게 형성된 다결정 규소층들(21 내지 27) 위에 게이트절연막(미도시)이 형성되고 그 위에 게이트전극들(41, 42, 43, 44, 45, 46, 47)이 형성된다.

[0060] 구체적으로, 게이트 전극선(41)은 행방향으로 뻗어 있으며 현재 화소(Pk)의 현재 주사선(Sk)에 대응되므로 다결정 규소층(21)과 절연되게 교차되어 현재 화소(Pk)의 트랜지스터(M5)의 게이트전극을 형성한다. 게이트 전극선(42)은 행방향으로 뻗어 있으며 현재 화소(Pk)의 발광신호선(Ek1)에 대응되므로 트랜지스터(M21)의 게이트전극을 형성한다. 게이트 전극선(43)은 행방향으로 뻗어 있으며 현재 화소(Pk)의 발광신호선(Ek2)에 대응되므로 트랜지스터(M22)의 게이트전극을 형성한다.

[0061] 게이트 전극선(44)은 행방향으로 뻗어 있으며 직전 화소(Pk-1)의 직전 주사선(Sk-1)에 대응되므로 다결정 규소층(21')과 절연되게 교차되어 직전 화소(Pk-1)의 트랜지스터(M5)의 게이트전극을 형성한다. 또한 게이트 전극선(44)은 다결정 규소층(22, 25)과 절연되게 교차되어 현재 화소(Pk)의 트랜지스터(M3, M4)의 게이트전극을 형성한다.

[0062] 게이트 전극선(45)은 열방향으로 긴 직사각형모양으로 다결정 규소층(23)과 절연되게 교차하여 트랜지스터(M1)의 게이트전극을 형성한다. 따라서 트랜지스터(M1)의 채널길이는 더욱더 길어질 수 있다. 게이트전극(46)은 다결정 규소층(26) 및 다결정 규소층(27)의 상부에 형성되어 커패시터(Cvth)와 커패시터(Cst)의 공통전극(노드 B)을 형성한다.

[0063] 이와 같은 게이트 전극(41, 42, 43, 44, 45, 46) 위에 층간절연막(미도시)이 형성된다. 층간절연막 위에는 콘택홀들(51a, 51b, 53, 54a, 54b, 55a, 55b, 55c, 56a, 56b, 57, 58)을 통하여 해당 전극들에 접촉되도록 데이터선(61), 전극들(63, 63, 65, 66, 67) 및 전원선(64)이 형성된다.

[0064] 데이터선(61)은 화소영역과 다른 화소영역 사이에 열방향으로 길게 뻗어 있으며 층간절연막 및 게이트절연막을 관통하는 접촉구(51a)를 통하여 다결정 규소층(21)의 일단과 접촉되어 트랜지스터(M4)의 소스와 전

기적으로 연결된다.

[0065] 전극(62)은 데이터선(61)과 인접하여 평행하게 형성되며, 층간절연막 및 게이트절연막을 관통하는 접촉구(51b) 및 층간절연막을 관통하는 접촉구(53)를 통하여 게이트전극(46)을 전기적으로 연결하여 노드(B)가 된다.

[0066] 전극(63)은 층간절연막 및 게이트절연막을 관통하는 접촉구(54a) 및 층간절연막을 관통하는 접촉구(54b)를 통하여 다결정 규소층(22)에서 트랜지스터(M3)의 드레인영역과 게이트전극(45)을 전기적으로 연결하여 노드(A)가 된다.

[0067] 전원선(64)은 대략 열방향으로 길게 뻗어 있으며 층간절연막 및 게이트절연막을 관통하는 접촉구(55a)를 통하여 다결정 규소층(27)에 접촉되어 커패시터(Cst)의 일전극에 전원을 공급한다. 또한 전원선(64)은 층간절연막 및 게이트절연막을 관통하는 접촉구(55b)를 통하여 다결정 규소층(23)에 접촉되어 트랜지스터(M1)의 소스영역에 전기적으로 연결되고, 층간절연막 및 게이트절연막을 관통하는 접촉구(55c)를 통하여 다결정 규소층(25)에 접촉되어 트랜지스터(M4)의 소스영역에 전기적으로 연결된다.

[0068] 전극(65)은 층간절연막 및 게이트절연막을 관통하는 접촉구(56a) 및 층간절연막을 관통하는 접촉구(56b)를 통하여 다결정 규소층(27) 및 다결정 규소층(25)을 전기적으로 연결하여 커패시터(Cst)의 일전극과 트랜지스터(M4)의 소스영역을 전기적으로 연결한다.

[0069] 전극들(66, 67)은 대략 정사각형이고 각 발광소자들의 화소전극과 트랜지스터(M21, M22)의 드레인을 각각 연결하기 위한 전극들이다. 전극들(66, 67)은 각각 게이트절연막 및 층간절연막을 관통하는 접촉구(57, 58)를 통하여 다결정규소층(24)의 양단과 각각 접촉되어 트랜지스터들(M21, M22)의 드레인전극과 각각 전기적으로 연결되도록 형성된다. 이 전극들(66, 67)과 전기적으로 연결되게 발광소자들의 화소전극이 형성된다.

[0070] 앞서 설명한 바와 같이 트랜지스터들(M1 내지 M5)은 모두 다결정 규소층를 이용한 박막트랜지스터이다. 다결정 규소층은 비정질 규소층을 결정화를 위하여, 예컨대 엑시머 레이저빔을 비정질 규소층에 조사하는 어닐링 과정(Excimer Laser anealing)을 수행한다. 특히 본 실시예에서는 기판에 형성되는 반도체층들을 공통적으로 세로방향으로 길게 형성함으로써 동일한 방향으로 레이저빔을 조사할 수 있게 함으로써 소자 특성의 균일성을 향상시킬 수 있다.

[0071] 이에 더하여, 트랜지스터(M1)의 게이트전극이 길게 형성되어 채널영역의 길이를 길게 함으로써 트랜지스터의 특성을 개선시킬 수 있다. 구체적으로, 수학식 4에 따르면, 발광소자에 전달되는 전류(I_{OLED})는 전원선(64)에 의해 전달되는 전원전압(VDD)과 데이터선(61)에 의해 전달되는 데이터전압(Vdata)에 의해 결정된다. 한편 전류(I_{OLED})는 상수(β)에 비례하고, 이 상수(β)는 트랜지스터(M1)의 채널길이(L)에 반비례하고 채널폭(W)에 비례하는 특성을 갖는다. 즉 수학식 5와 같이 표현될 수 있다.

[0072] *수학식 5*

$$\beta \propto \frac{W}{L}$$

[0073] 즉, 채널의 길이(L)가 커지면 커질수록 상수(β)의 크기는 작아지므로, 전원(VDD)과 데이터전압(Vdata)의 크기가 크더라도 트랜지스터(M1)에 의해 미세한 전류(I_{OLED})가 유기EL 소자에 전달될 수 있다. 따라서, 각 화소에 기입되는 데이터전압의 크기를 크게 할 수 있어, 화소회로 내에서 발생할 수 있는 전압강하의 영향을 줄일 수 있으며 각 유기EL 소자는 기입된 데이터전압에 대응되는 전류를 안정적으로 공급받아 발광할 수 있다.

[0074] 이에 더하여, 트랜지스터(M1)의 채널영역을 행방향으로 길게 형성함으로써 화소 영역에 각 소자들이 더욱 효율적으로 배치될 수 있다.

[0075] 이상에서 본 발명의 실시예에서는 하나의 화소회로에 2개의 발광소자가 포함되고 5개의 트랜지스터, 2개의 커패시터를 포함하는 경우를 예로써 설명하였으나, 본 발명은 발광소자의 수는 2개에 한정되는 것이 아니라 하나 이상의 복수개, 예컨대 3개의 발광소자를 포함하는 화소회로에도 적용될 수 있으며, 또한 도 1에서와 같이 2개의 트랜지스터, 1개의 커패시터를 포함하는 화소회로에도 적용될 수 있다. 즉, 본 발명의 권리범위는 실시예와 같은 구조에 한정되는 것은 아니며, 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

[0076] 본 발명에 따르면, 구동 트랜지스터의 반도체층을 기판에 형성되는 다른 반도체층들과 같이 공통적으로 열방향으로 길게 형성함으로써 동일한 방향으로 레이저빔을 조사할 수 있게 함으로써 소자 특성의 균일성을 향상시킬 수 있으며, 또한 유기EL 소자에 전류를 전달하는 구동 트랜지스터의 채널길이를 길게 형성함으로써 전원(VDD)과 데이터전압(Vdata)의 크기가 크더라도 트랜지스터(M1)에 의해 미세한 전류(I_{OLED})가 유기EL 소자에 전달될 수 있다. 따라서, 각 화소에 기입되는 데이터전압의 크기를 크게 할 수 있어, 화소회로 내에서 발생할 수 있는 데이터전압의 전압강하의 영향을 줄일 수 있으며 각 유기EL 소자는 기입된 데이터전압에 대응되는 전류를 안정적으로 공급받아 발광할 수 있다.

청구의 범위

청구항 1

제1 방향으로 뻗어 있으며 선택 신호를 각각 전달하는 주사선, 상기 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으며 데이터 신호를 전달하는 데이터선 및 상기 주사선과 데이터선에 각각 연결되는 화소 회로를 포함하는 발광 표시장치에 있어서,

상기 화소 회로는,

제어전극이 상기 주사선에 전기적으로 연결되고, 상기 선택신호에 응답하여 턴온되어 상기 데이터신호를 전달하는 제1 트랜지스터;

일전극이 상기 전원전극선에 전기적으로 연결되고 상기 데이터 신호에 대응하는 전압을 충전하는 제1 커패시터;

상기 커패시터에 충전된 전압에 대응하는 전류를 출력하는 제2 트랜지스터; 및

상기 제2 트랜지스터의 문턱전압에 대응하는 전압을 충전하는 제2 커패시터를 포함하고,

상기 제2 트랜지스터는 상기 제1 및 제2 커패시터 사이 영역에 배치되며, 상기 제2 트랜지스터를 형성하는 반도체층은 상기 제2 방향으로 연장되어 형성되는 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 제1 및 제2 커패시터는 상기 제1 방향보다 제2 방향으로 더 길게 연장된 발광 표시 장치.

청구항 3

제1 방향으로 뻗어 있으며 제1 및 제2 선택 신호를 각각 전달하는 제1 및 제2 주사선;

상기 제1 및 제2 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으며 제1 및 제2 데이터 신호를 전달하는 제1 및 제2 데이터선;

상기 제1 및 제2 주사선에 절연되어 교차하고 제2 방향으로 뻗어 있으며 상기 제1 및 제2 데이터선 사이에 배치되는 전원전극선; 및

상기 제1 및 제2 주사선과 제1 및 제2 데이터선에 의해 구분되는 화소 영역에 배치되는 화소 회로를 포함하는

상기 화소 회로는,

제어전극이 상기 제1 주사선에 전기적으로 연결되고, 상기 제1 선택신호에 응답하여 턴온되어 상기 제1 데이터신호를 전달하는 제1 트랜지스터;

일전극이 상기 전원전극선에 전기적으로 연결되고 상기 제1 데이터 신호에 대응하는 전압을 충전하는 제1 커패시터;

상기 제1 커패시터에 충전된 전압에 대응하는 전류를 출력하는 제2 트랜지스터;

상기 제2 트랜지스터의 제어전극과 상기 제1 커패시터 사이에 전기적으로 연결되어 상기 제2 트랜지스터의 문턱전압에 대응되는 전압을 충전하는 제2 커패시터;

제어전극이 상기 제2 주사선에 전기적으로 연결되고, 상기 제2 선택신호에 응답하여 턴온되어 상기 제2 트랜지스터를 다이오드 연결하는 제3 트랜지스터;

제어전극이 상기 제2 주사선에 전기적으로 연결되고, 상기 제2 선택신호에 응답하여 턴온되어 상기 제1 커패시터와 병렬 연결되는 제4 트랜지스터;

상기 제1 트랜지스터로부터 출력된 전류에 대응하는 빛을 방출하는 복수의 발광소자들; 및

상기 제2 트랜지스터와 상기 발광소자들 각각을 전기적으로 연결하는 복수의 제5 트랜지스터들을 포함하고,

상기 화소 회로가 배치되는 화소 영역에서, 상기 제1, 제2, 제3, 제4 및 제5 트랜지스터를 각각 형성하는 제1, 제2, 제3, 제4 및 제5 반도체층영역은 상기 제1 방향으로 뻗은 길이보다 상기 제2 방향으로 연장된 길이가 더 길고,

상기 제2 반도체층영역에 포함된 채널영역은 제1, 제3, 제4 및 제5 반도체층영역에 포함된 채널영역보다 긴 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 제1 및 제2 커패시터의 일전극은 다결정 규소층으로 형성되고,

상기 제1 및 제2 커패시터를 형성하는 다결정 규소층은 상기 제1 방향으로 뻗은 길이보다 상기 제2 방향으로 뻗은 길이가 더 긴 발광 표시 장치.

청구항 5

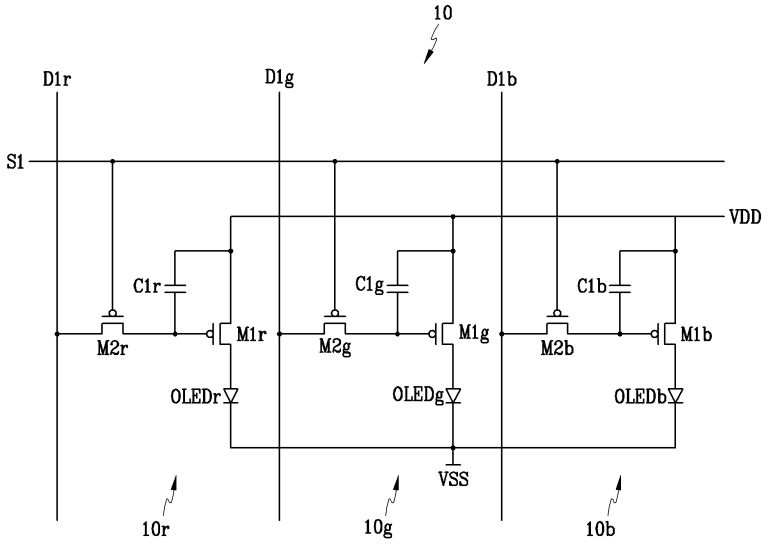
제3항에 있어서,

상기 제2 반도체층영역에 포함된 채널영역은 상기 제1 및 제2 커패시터의 사이 영역에 배치되는 발광 표시

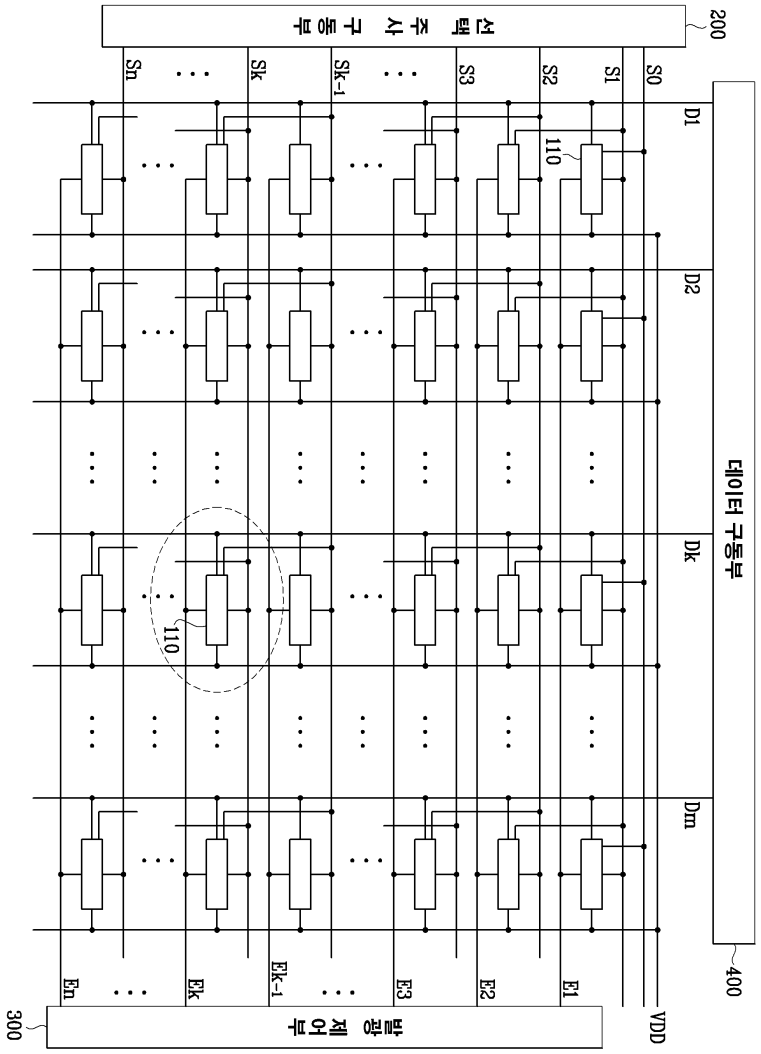
장치.

도면

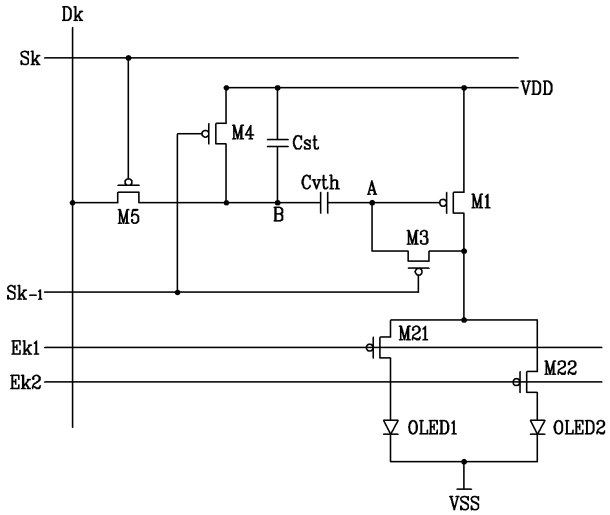
도면1


10
D1r
D1g
D1b
S1
VDD
C1r
C1g
C1b
M2r
M1r
M2g
M1g
M2b
M1b
OLEDr
OLEDg
OLEDb
VSS
10r
10g
10b

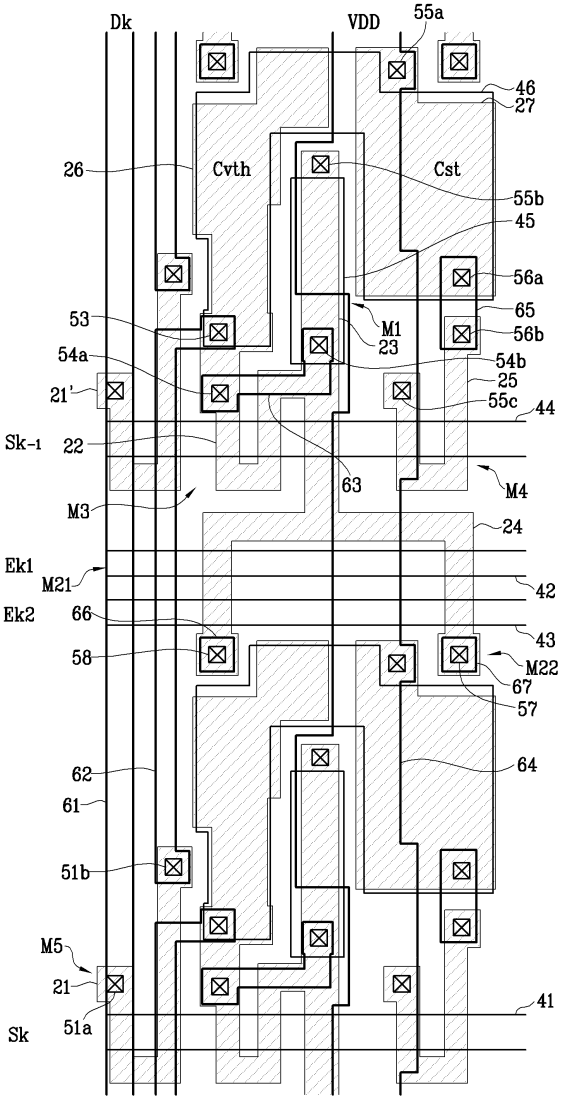
도면2


200
선택 주사 구동부
S0
S1
S2
S3
Sk-1
Sk
Sn
D1
D2
Dk
Dm
110
데이터 구동부
400
VDD
E1
E2
E3
Ek-1
Ek
En
발광 제어부
300

도면3


Dk
Sk
VDD
M4
Cst
Cvth
A
M1
M5
B
M3
Sk-1
M21
Ek1
M22
Ek2
OLED1
OLED2
VSS

도면4


Dk
VDD
55a
46
27
26
Cvth
Cst
55b
45
56a
65
53
M1
23
56b
54a
54b
25
21'
55c
44
Sk-1
22
63
M4
M3
24
Ek1
M21
42
Ek2
66
43
58
M22
67
57
62
64
61
51b
M5
21
41
Sk
51a